

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

11539641

Basic Patent (No,Kind,Date): JP 5323375 A2 931207 <No. of Patents: 001>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: SANYO ELECTRIC CO

Author (Inventor): SENOO YUTAKA; NISHIKAWA RYUJI

IPC: *G02F-001/136; G02F-001/1343

Derwent WPI Acc No: C 94-013425

JAPIO Reference No: 180146P000066

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 5323375	A2	931207	JP 92132491	A	920525 (BASIC)

Priority Data (No,Kind,Date):

JP 92132491 A 920525

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

04331675 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 05-323375 [JP 5323375 A]

PUBLISHED: December 07, 1993 (19931207)

INVENTOR(s): SENOO YUTAKA

NISHIKAWA RYUJI

APPLICANT(s): SANYO ELECTRIC CO LTD [000188] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 04-132491 [JP 92132491]

FILED: May 25, 1992 (19920525)

INTL CLASS: [5] G02F-001/136; G02F-001/1343

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS); R096 (ELECTRONIC MATERIALS -- Glass Conductors)

JOURNAL: Section: P, Section No. 1707, Vol. 18, No. 146, Pg. 66, March 10, 1994 (19940310)

ABSTRACT

PURPOSE: To eliminate the need for a stage for removing the oxide in a contact hole and to improve a yield by exposing a material having an electrical conductivity even when oxidized into the contact hole.

CONSTITUTION: A first auxiliary capacity line 29 and a gate line 22 are made into a crossover structure. Namely, a Cr line is extended to just before the contact hole 31 and an ITO line is extended from the point just before the point up to a contact region. The ITO is exposed in the contact hole 31 by the structure and a good contact characteristic is therefore obtained even if a first electrode 32 for attaining the crossover is formed. A gate terminal 30, drain terminal and auxiliary capacity terminal, etc., are also first formed by providing the Cr of the gate line, then providing the ITO thereon and the connecting with the 2nd electrode 33 provided on the upper layer thereof via the gate insulating film is therefore exposed in the contact hole. The good contact characteristic is thus obtained

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-323375

(43)公開日 平成5年(1993)12月7日

(51)IntCl.

G 0 2 F 1/136
1/1343

識別記号

5 0 0

庁内整理番号

9018-2K

9018-2K

F I

技術表示箇所

審査請求 未請求 請求項の数4(全 7 頁)

(21)出願番号

特願平4-132491

(22)出願日

平成4年(1992)5月25日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(72)発明者 妹尾 豊

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

(72)発明者 西川 龍司

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

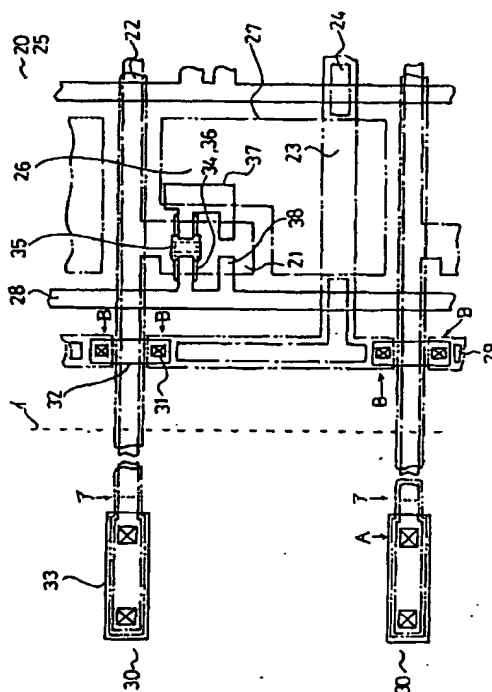
(74)代理人 弁理士 西野 卓嗣

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 ゲートラインや補助容量ラインは、表示領域の周囲に形成されるラインと交差するために、コンタクトホールを開けてクロスオーバーする必要があった。しかしコンタクトホール内に露出する電極の表面には、酸化物が生成されコンタクト不良を発生する問題があった。

【構成】 クロスオーバーするコンタクト部分A、B、C、Dは、この手前まで、例えばCrとITOの2層構造とし、このコンタクトホール(31)では、ITOのラインが露出されるように構成する。



【特許請求の範囲】

【請求項1】 透明な絶縁性基板上に平行に複数本設けられた酸化性を有するゲートラインと、この絶縁性基板上に積層されたゲート絶縁膜を介して、このゲートラインと交差する方向に平行に複数本設けられたドレインラインと、前記ゲートラインと前記ドレインラインで囲まれた領域に設けられたTFTおよび表示電極と有する液晶表示装置に於て、

前記ゲートラインは、前記ゲート絶縁膜のコンタクトホールを介してこのゲート絶縁膜上に延在された引き出しラインと電気的にコンタクトする構造であって、前記コンタクトホールには、少なくとも前記ゲートラインとコンタクトした酸化導電材料が露出されていることを特徴とした液晶表示装置。

【請求項2】 透明な絶縁性基板上に平行に複数本設けられたゲートラインと、このゲートラインと平行に複数本設けられた酸化性を有する補助容量ラインと、この絶縁性基板上に積層されたゲート絶縁膜を介して、このゲートラインと交差する方向に平行に複数本設けられたドレインラインと、前記ゲートラインと前記ドレインラインで囲まれた領域に設けられたTFTおよび表示電極と有する液晶表示装置に於て、

前記補助容量ラインは、前記ゲート絶縁膜のコンタクトホールを介してこのゲート絶縁膜上に延在された引き出しラインと電気的にコンタクトする構造であって、前記コンタクトホールには、少なくとも前記補助容量ラインとコンタクトした酸化導電材料が露出されていることを特徴とした液晶表示装置。

【請求項3】 透明な絶縁性基板上に平行に設けられたゲートと一体の複数本のゲートラインと、このゲートラインと平行に設けられ補助容量電極と一体の補助容量ラインと、前記ゲートラインおよび補助容量ラインを含む絶縁性基板上に積層されたシリコン酸化膜およびシリコン窒化膜と、前記ゲートを一構成とするTFTの形成領域に設けられたノンドープの第1の非単結晶シリコン膜と、このTFTのソースおよびドレインに対応する第1の非単結晶シリコン膜上に設けられた高濃度に不純物がドーパされた第2の非単結晶シリコン膜と、前記ゲートラインとドレインラインで囲まれた領域に設けられた表示電極と、前記ドレインに対応する第2の非単結晶シリコン膜上から延在され、前記ゲートラインと交差する方向に平行に設けられた複数本のドレインラインと、前記ソースに対応する第2の非単結晶シリコン膜と前記表示電極を電気的に接続したソース電極とより成る液晶表示装置に於て、

前記ゲートラインおよび前記補助容量ラインは、表面に酸化物が形成される金属材料より成り、前記シリコン酸化膜とシリコン窒化膜より成るゲート絶縁膜上に設けられた引き出しラインと電気的に接続されるために各々コンタクトホールが設けられ、このコンタクトホールに

は、前記ゲートラインおよび前記補助容量ラインと電気的に接続し酸化導電材料が露出され、前記ゲートラインおよび補助容量ラインの少なくとも一部には前記導電材料が積層されていることを特徴とした液晶表示装置。

【請求項4】 透明な絶縁性基板上に平行に設けられたゲートと一体の複数本のゲートラインと、このゲートラインと平行に設けられ補助容量電極と電気的に一体の補助容量ラインと、前記ゲートラインおよび補助容量ラインを含む絶縁性基板上に積層され、シリコン酸化膜およびシリコン窒化膜から成るゲート絶縁膜と、前記ゲートを一構成とするTFTの形成領域に設けられたノンドープの第1の非単結晶シリコン膜と、このTFTのソースおよびドレインに対応する第1の非単結晶シリコン膜上に設けられた高濃度に不純物がドーパされた第2の非単結晶シリコン膜と、前記ゲートラインとドレインラインで囲まれた領域に設けられたITOより成る表示電極と、前記ドレインに対応する第2の非単結晶シリコン膜上から延在され、前記ゲートラインと交差する方向に平行に設けられた複数本のドレインラインと、前記ソースに対応する第2の非単結晶シリコン膜と前記表示電極を電気的に接続したソース電極とより成る液晶表示装置に於て、

前記補助容量電極は、ITOより成り、前記ゲート絶縁膜上に設けられた引き出しラインと前記補助容量ラインを電気的に接続するコンタクトホールに、前記補助容量ラインと電気的に接続した前記ITOよりなるライン表面が露出されていることを特徴とした液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示装置に関し、特に液晶表示装置の歩留りを向上した液晶表示装置に関するものである。

【0002】

【従来の技術】 一般に液晶ディスプレイには、セグメント表示とマトリックス表示の2種類があり、ここではマトリックス表示に関して述べてゆく。特にテレビ等の精細な画像を表示する場合は、高い解像度の映像が求められ、スイッチング素子をマトリックス状に配列したアレイを用いて、液晶を直接スイッチ駆動するアクティブ・マトリックス表示が注目されるようになって来た。このアクティブ・マトリックス表示は、MOSトランジスタアレイで駆動する方法、薄膜トランジスタアレイで駆動する方法、バリスタ素子やMIM (metal insulator metal) 素子を用いて駆動する方法に大別できる。以上の事柄は、例えば株式会社工業調査会が発行した「液晶の最新技術」や日経BP社が発行した「フラットパネル・ディスプレイ1991」等に詳しく述べられている。

【0003】 これらの液晶ディスプレイは、画素数の向上、歩留りの向上およびコストの低下等の色々な問題点を解決し、飛躍的に改善してゆく必要がある。特に画素

数の向上を行うには、素子を微細化し、また素子を構成する導電部や活性領域のコンタクト不良、断線、ショート防止および特性改善等を至急に対策してゆく必要がある。

【0004】一般に液晶装置は、図3のように形成されている。中央のマトリックス状に形成されている小さな四角形は、TFTおよびこのTFT周囲に形成される表示電極、ゲートライン(100)、ドレインライン(101)、補助容量および補助容量ライン(102)を一組としたものであり、左右にはドレインライン(101)が伸び、ドレイン端子(103)に接続されている。

【0005】一方、上下にはゲートライン(100)及び補助容量ライン(102)が伸び、ゲートライン(100)はゲート端子(104)と接続され、補助容量ライン(102)は、ゲートライン(100)を横切るように接続ライン(105)で並行に接続されている。この接続ライン(105)とゲートライン(100)はクロスするために、同層では形成できずクロスオーバーされている。

【0006】

【発明が解決しようとする課題】以上述べたように、接続ラインがあるためにクロスオーバーを設ける必要がある。図4はゲートライン(100)と接続ライン(105)のクロスオーバーを示し、コンタクトホール(106)を介してゲートライン(100)と引き出しライン(107)がコンタクトしている。例えばゲートライン(100)は、CrやAlより成り、ゲート絶縁膜の形成時にこのラインの表面が酸化され、オーミックコンタクトが取れない問題があった。また補助容量ラインもゲートラインと同様なクロスオーバー構造を取るために、同様な問題があった。

【0007】一方、画素数の増大に伴い、ゲートラインおよびドレインラインも増大するので、益々この問題が増大し、しかもコンタクトホールが微小化してゆくために、この問題が益々深刻化してゆく。

【0008】

【課題を解決するための手段】本発明は、前述の課題に鑑みて成され、第1にゲートラインは、ゲート絶縁膜のコンタクトホールを介してこのゲート絶縁膜上に延在された引き出しラインと電気的にコンタクトする構造であって、前記コンタクトホールに、少なくとも前記ゲートラインとコンタクトした酸化導電材料を露出することで解決するものである。

【0009】第2に補助容量ラインは、ゲート絶縁膜のコンタクトホールを介してこのゲート絶縁膜上に延在された引き出しラインと電気的にコンタクトする構造であって、前記コンタクトホールに、少なくとも前記補助容量ラインとコンタクトした酸化導電材料を露出することで解決するものである。第3にゲートラインおよび補助

容量ラインは、表面に酸化物が形成される金属材料より成り、シリコン酸化膜とシリコン窒化膜より成るゲート絶縁膜上に設けられた引き出しラインと電気的に接続するために各々コンタクトホールが設けられ、このコンタクトホールには、前記ゲートラインおよび前記補助容量ラインと電気的に接続し酸化導電材料を露出し、前記ゲートラインおよび補助容量ラインの少なくとも一部に前記導電材料を積層することで解決するものである。

【0010】第4に補助容量電極を、ITOより成し、ゲート絶縁膜上に設けられた引き出しラインと前記補助容量ラインを電気的に接続するコンタクトホールに、前記補助容量ラインと電気的に接続した前記ITOよりなるライン表面を露出して解決するものである。

【0011】

【作用】第1に、たとえゲートラインがCr、CuあるいはAl等の酸化性を有する金属ラインであり、この上に熱が加えられる工程、例えばCVD等によるゲート絶縁膜の形成工程を経ても、コンタクトホールに露出しているITOは、本来酸化物で導電性を有する材料であるので、良好なコンタクトを得ることができる。第2に、補助容量ラインもゲートラインと同層で形成されているので、コンタクトホールにITOのラインを露出させることができる。

【0012】第3に、前述した第1及び第2の構成において、ゲートラインまたは補助容量ラインの上層にITOが設けられる場合、このITOの上に直接シリコン窒化膜を載せずシリコン酸化膜を形成することで、ITOの表面の荒れを防止でき、しかもこの荒れを防止したITOがコンタクトホールで露出しているので、良好なコンタクト性を得ることができる。

【0013】第4に、このITOを補助容量ラインに適用した場合、補助容量電極になる部分にITOだけを構成させれば、ITOは透明電極材料であるので開口率を向上させることができる。

【0014】

【実施例】まず第1に、図1および図2を参照して、コンタクト構造を説明する。ガラス基板(10)上に設けられているライン(11)は、ゲートラインおよび補助容量ラインに対応し、図1は、下層にCrのライン(12)が、上層にはITOのライン(13)が設けられている。また図2は、下層にITOのライン(13')が、上層にはCrのライン(12')が設けられている。

【0015】またこの上に設けられるゲート絶縁膜(14)は、シリコン酸化膜または／およびシリコン窒化膜等の絶縁材料が用いられている。原則的には、この材料を単層で形成すれば良いが、この両材料を使ってもよい。しかしシリコン窒化膜は、a-Siの膜特性(TFT特性)を良好にするために、a-Siの下層に、シリコン窒化膜を形成したほうがよい。しかしITOの上に

は、シリコン窒化膜を直接積層すると、ITOが変色したり、この表面が荒れたりしてしまう。これらの問題を一度に解決するためには、ゲートラインまたは／および補助容量ラインを含めた基板(10)の上層には、プラズマCVD法等により、シリコン酸化膜(15)、シリコン窒化膜(16)およびa-Siを連続形成したほうが良い。

【0016】このゲート絶縁膜(14)上には、TFTが形成されるがここでは説明を省略する。次にゲート絶縁膜(14)に設けられたコンタクトホール(17)があり、このゲート絶縁膜(14)の上から延在された引き出しライン(18)が、このコンタクトホール内に形成され、ライン(11)と引きだし線(18)が電氣的にコンタクトしている。

【0017】本発明の特徴は、図1および図2のように、ITOのライン(13)、(13')がコンタクトホールの所で露出しているところにある。ITOは、本来酸化物で導電性を有する材料であるために、高温成膜を行っても良好なコンタクト性が得られる。ここで図1のCr膜(12)は、コンタクトホール(17)の手前で、止まっているが、ITO(13)と同じように、コンタクトホールまで延在されていても良い。これらのコンタクト構造は、図5のAとBのコンタクト部分に、図6ではCとDのコンタクト部分に適用できる。またITOの代わりに、SnO₂、TiO₂、CdO、Cd₂SnO₄、In₂O₃、ZnO等でもよい。

【0018】次にTFT構造で具体的に適用した構造を図5を使って説明する。まず、透明な絶縁性基板(20)上に形成されたゲート(21)、およびこのゲート(21)と一体で形成された複数本のゲートライン(22)と、このゲートライン(22)と離間して形成された補助容量電極(23)、およびこの補助容量電極(23)と一体で形成された補助容量ライン(24)と、実質的に前記絶縁性基板(20)の全面に形成されたゲート絶縁膜(25)がある。

【0019】また(22)は、下層が一点鎖線で示したCrのライン、上層が二点鎖線で示したITOのラインでも良いし、または下層が二点鎖線で示したITOのライン、上層が一点鎖線で示したCrのラインでも良い。またCrの代わりに、Ta、Cu、Al等でも良い。一般にゲートラインと補助容量ラインは、同一工程で形成されるので、ゲートライン(22)と補助容量ライン(24)は、例えば約1000ÅのCrと約1000ÅのITOより形成される。

【0020】図面のTFTが形成されている部分から右側には、マトリックス状にTFT(26)と表示電極(27)が設けられ、表示領域を形成している。補助容量電極(23)と一体の補助容量ライン(24)は、ドレインライン(28)の左隣の第1の補助容量ライン(29)と一体となり、このライン(29)は、ガラス

基板(20)の周辺に設けられた補助容量端子と電氣的に接続されている。

【0021】またゲートライン(22)は、第1の補助容量ライン(29)と交差して、ガラス基板の周辺に設けられたゲート端子(30)に延在している。ここで本発明の特徴は、ゲートライン(22)または補助容量ライン(24)にある。第1の補助容量ライン(29)とゲートライン(22)は、図5のように交差するために、クロスオーバー構造にしてあることにある。つまり×印で示したコンタクトホール(31)の手前まで一点鎖線で示したCrラインを延在し、このてまえからコンタクト領域までは、二点鎖線で示したITOラインを延在させる。この構造により、コンタクトホール(31)は、ITOが露出しているの、上層にクロスオーバーを達成するための第1の電極(32)を形成しても良好なコンタクト特性が得られる。またゲート端子(30)、ドレイン端子および補助容量端子等も、まずゲートラインのCrが設けられ、この上にITOが設けられているので、ゲート絶縁膜を介してこの上層に設けた第2の電極(33)との接続は、×印で示したコンタクトホールにITOが露出しているの、良好なコンタクト特性が得られる。

【0022】また図1および図2で説明した通り、CrラインとITOラインの積層構造を逆にしてもよい。この場合端子の接続を達成するために、↓印Aで示した所で上層のCrラインの延在を止める必要がある。またゲートラインや補助容量ラインの2層構造は、下層のラインを上層のラインが覆うように形成したほうが、下層のラインのステップを上層のラインが和らげるので、適している。

【0023】次にゲート(21)、ゲートライン(22)、補助容量電極(23)および補助容量ライン(24)等を含むガラス基板(20)には、ゲート絶縁膜が形成されている。ここではゲート絶縁膜は基板全面に形成しているが、破線イから端子(30)方向の領域にはゲート絶縁膜を設けなくとも達成できる。この場合、下層のゲート端子は直接第2の電極と接触されるのでコンタクトは不要である。

【0024】このゲート絶縁膜は、CVD法で形成された約1500ÅのSiO₂と約1500ÅのSiNx膜である。ここでは、この膜の代りにSiNx単層、SiO₂単層でもよいし、この単層の膜を2回の成膜工程に分けて形成してもよい。2層構造とすることでピンホールを減少させることができる。ここでSiO₂膜とSiNx膜の2層構造は、本発明の第2の特徴となるところである。一般にa-Siの下層には、膜特性やTFT特性を良好にするために、連続形成されたSiNx膜を設ける必要がある。一方、ITOの上に、SiNx膜を形成すると、ITOの膜が変色したり、膜面が荒れる問題が生じることが分かった。例えば補助容量電極(23)

はCrのラインが途中で止められ、ITOだけのラインであり、開口率を向上させることができるが、変色により表示特性に問題を生じる。またコンタクト部分は、ITO表面が荒れるためにコンタクト抵抗を上昇させる問題がある。

【0025】本構造にすることで、ITOの上は、SiO₂であるので、ITOの変色や荒れを誘発せず、しかもこの上にSiNx膜を形成することでa-Siも良好に成膜できる。更には、SiO₂、SiNxおよびa-Siは、プラズマCVDや減圧CVD等で連続して形成できるので、汚染もなく良好なTFTの特性を維持できる。

【0026】次に、ITOより成る表示電極(27)と、ゲート(21)を一構成とするTFT(26)の活性領域に、順次積層されたノンドーパの第1の非単結晶シリコン膜(34)、半導体保護膜(35)、およびN⁺型にドーパされた第2の非単結晶シリコン膜(36)と、このソース領域に対応する第2の非単結晶シリコン膜(36)および表示電極(27)と電気的に接続するソース電極(37)と、前記ドレイン領域に対応する第2の非単結晶シリコン膜(36)とドレインライン(28)を接続するドレイン電極(38)とがある。

【0027】TFTに対応するゲート絶縁膜上には、約1000Åのノンドーパのアモルファス・シリコン活性層(a-Si層)(34)および約500ÅのN⁺型のアモルファス・シリコンコンタクト層(N⁺a-Si層)(36)が積層され、チャンネルに対応するa-Si層(34)とN⁺a-Si層(36)との間には、約2500ÅのSiNxより成る半導体保護膜(35)が設けられている。ドレイン電極(38)は、ドレインライン(28)と一体で、ソース電極(37)は、表示電極(27)とコンタクトし、両者とも同一材料で形成されている。ここでは例えばMo、Alが積層されている。

【0028】以下は図示していないが上層には、例えばポリイミド等から成る配向膜が設けられている。一方、ガラス基板と対を成す対向ガラス基板が設けられ、この対向ガラス基板には、TFTと対応する位置に遮光膜が設けられ、対向電極が設けられる。更には、前述の配向膜が設けられる。更には、この一対のガラス基板間にスペーサが設けられ、周辺を封着材で封着し、注入孔より液晶が注入されて本装置が得られる。

【0029】以上、図5は、ゲートライン(22)は、第1の電極(32)の下層を通過して第1の補助容量ライン(29)とクロスオーバーしている。このクロスオーバー構造を逆にしたものが図6である。CとDで示したコンタクト部分以外は、殆ど同じであるので、同じ図番を付してある。従って詳細な説明は、前述の実施例を参照されたい。

【0030】一点鎖線で示すCrのラインは、ドレイン

ライン(28)と交差した後止められて、第1の補助容量ライン(29)の近傍までは、二点鎖線で示すITOのラインのみが延在している。この部分を示したものがDとなる。ここではITOが露出したコンタクトホール(40)を介して、第3の電極(41)とゲートライン(22)がオーミックコンタクトしている。この第3の電極(41)は、Cの部分でコンタクトホール(42)に露出している二点鎖線で示したITOのラインとコンタクトしている。

10 【0031】

【発明の効果】以上の説明から明らかなとおり、コンタクトホールには酸化されても導電性を有する材料が露出されているので、熱処理工程(CVD等)を経ても、CuやAl等と異なりコンタクト不良を発生しない。従ってコンタクト内の酸化物の除去工程を不要にでき、工程を簡略化できるとともに、歩留まりの向上も達成できる。

【0032】特にゲートラインとゲート端子(第2の電極)、ゲートラインと第3の電極のコンタクト不良を無くせ、補助容量ラインにおいては、第1の補助容量ラインと第1の電極のコンタクト不良を無くせる。更には、前述したゲートラインや補助容量ラインに於て、ITOをコンタクトホールに露出させた場合、ITOの上層には、CVDで連続してSiO₂、SiNxおよびa-Siを形成してあるので、ITOの表面の荒れを防止でき、コンタクト性をより改善できる。

【0033】最後に、補助容量ラインとゲートラインのクロスオーバーを達成する際に使用するITOを、補助容量電極として活用すれば、ITOは透明であるので、本装置の開口率を向上できる。またゲートラインや補助容量ラインは、実質的に交差部を除いて二層構造にすると、断線対策になることは言うまでもない。

【図面の簡単な説明】

【図1】本発明の液晶表示装置のコンタクト構造を示す断面図である。

【図2】本発明の液晶表示装置のコンタクト構造を示す断面図である。

【図3】液晶表示装置の概略構成を示す平面図である。

40 【図4】従来の液晶表示装置のコンタクト構造を示す断面図である。

【図5】本発明のTFTを用いた液晶表示装置の平面図である。

【図6】本発明のTFTを用いた液晶表示装置の平面図である。

【符号の説明】

20 透明な絶縁性基板

21 ゲート

23 補助容量電極

26 TFT

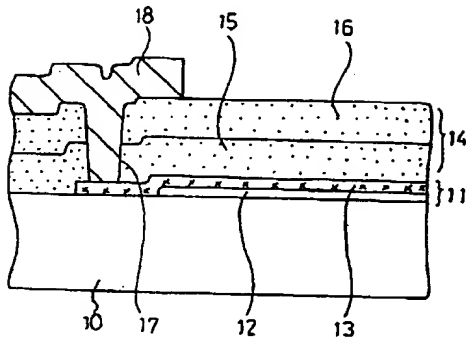
27 表示電極

(6)

特開平5-323375

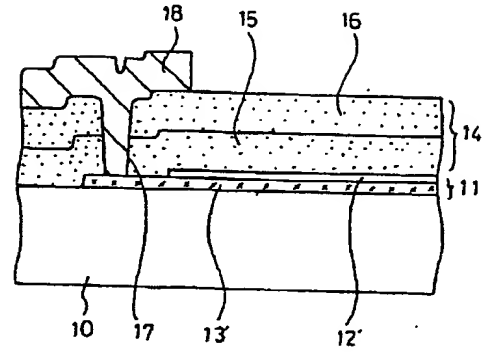
- 28 ドレインライン
29 第1の補助容量ライン
30 ゲート端子

【図1】

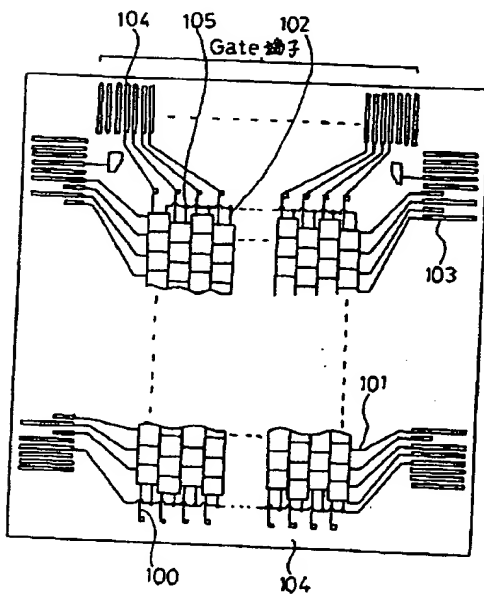


- 31 コンタクトホール
32 第1の電極
33 第2の電極

【図2】

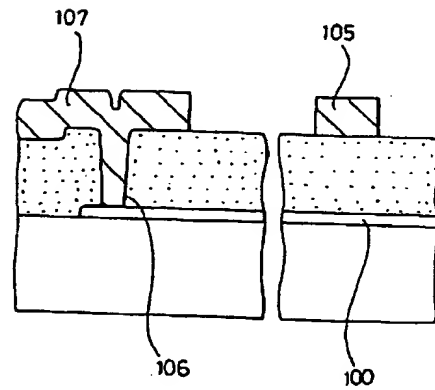


【図3】

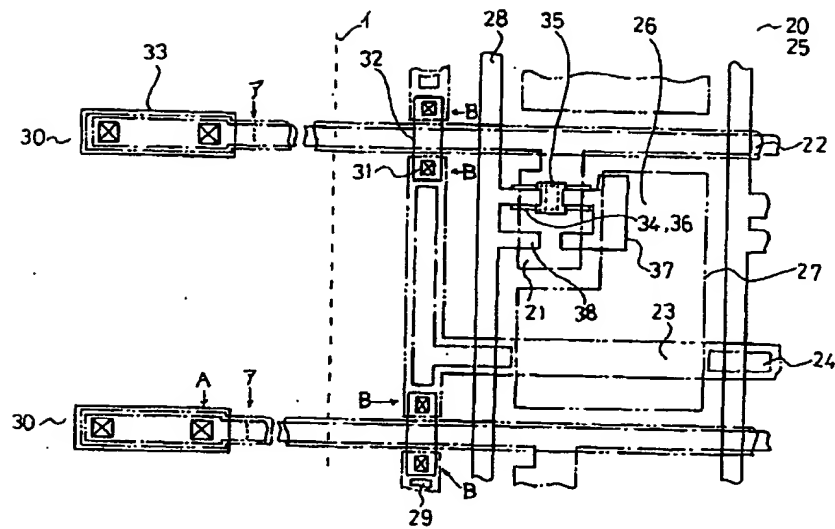


- 100:ゲートライン
101:ドレインライン
102:補助容量ライン
103:ドレイン端子
104:ゲート端子
105:接続ライン

【図4】



【図5】



【図6】

